

Ćwiczenie 8

Liczniki zliczające, kody BCD, 8421, 2421

Cel.

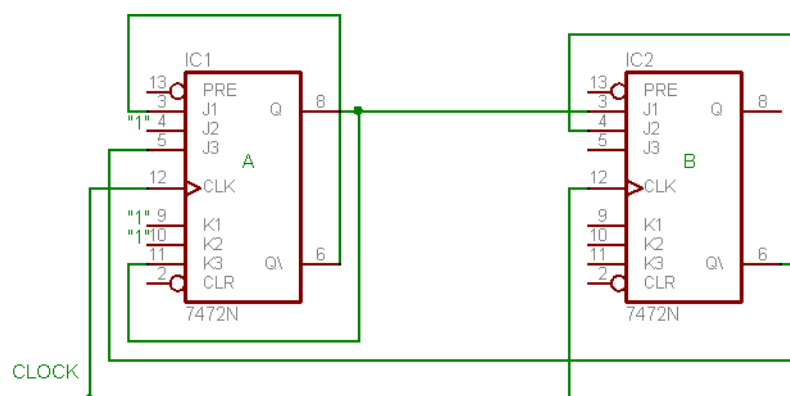
Poznanie zasady działania i budowy liczników zliczających ustaloną liczbę impulsów.
Poznanie kodów BCD, 8421 i 2421.

Wstęp teoretyczny.

Przerzutniki bistabilne jak na przykład przerzutnik typu T mogą dzielić częstotliwość sygnału wejściowego przez dwa. Kaskadowe połączenie takich przerzutników pozwalana na podział częstotliwości przez czynnik 2^p , gdzie p liczba przerzutników. Jednakże wiele aplikacji wymaga aby wejściowa częstotliwość była dzielona przez czynnik różny od potęgi dwójki. Typowym przykładem takiego licznika jest licznik dziesiętny.

W dalszej części dowiemy się w jaki sposób można zbudować licznik dzielący przez N ? W każdym cyklu zegarowym jeden lub więcej przerzutników zmienia swój stan. Tak więc dla kolejnych nadchodzących impulsów na wyjściach licznika pojawiają się różne stany. Dla licznika dzielącego przez N pojawi się na wyjściach N różnych stanów. Po zliczeniu N impulsów licznik wraca do stanu początkowego i proces zaczyna się od nowa. Często taki licznik nazywamy licznikiem modulo N , lub w skrócie mod N . Bazą wyjściową do budowy liczników mod N są kaskadowo połączone przerzutniki flip-flop. Aby móc zbudować licznik mod N musimy użyć p - liczników tak aby spełniona była następująca nierówność $N \leq 2^p$.

Scalone liczniki mod- N aby osiągnąć odpowiednią liczbę niepowtarzalnych stanów wyjściowych wykorzystują własności przerzutników R-S, J-K lub J-K master-slave. Mogą to być liczniki synchronizowane jak i niesynchronizowane. Jednakże wykorzystanie tych drugich jest o wiele prostsze. Na rysunku 9-1 przedstawiony jest licznik mod-3 wykorzystujący własności przerzutnika J-K master-slave. W jaki sposób działa taki licznik.



Rys. 9.1.

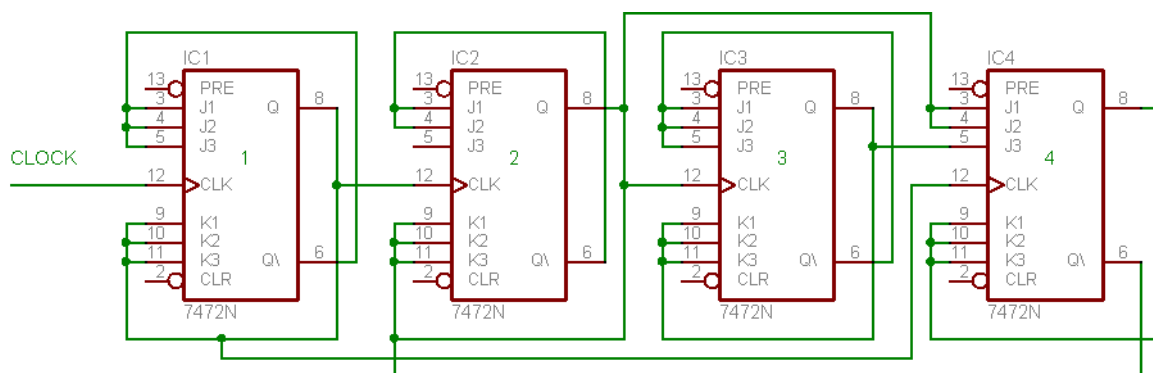
Jak widać na rysunku 9-1 Q_B zanegowane jest połączone z wejście J FF_A . Wejście K przerzutnika FF_A jest podłączone natomiast do jedynki logicznej. W ten sposób na stany licznika FF_A wpływają stany licznika FF_B . Jeżeli Q_B zanegowane = 1 i J_A i K_A są jedynkami to FF po przyjęciu impulsu zegarowego zmieni stan na przeciwny. Jeżeli Q_B zanegowane = 0 to $J_A = 0$ i $K_A = 1$ i FF_A przyjmuje stan 0 po przyjęciu impulsu zegarowego. FF_B zachowuje się w

ten sam sposób. Jako, że J_B jest podłączone do Q_A a K_B jest 1, to jeżeli Q_A jest równe jeden to Q_B zmienia stan na przeciwny. Jeżeli Q_A jest równe 0 to $J_B = 0$ i $K_B = 0$ i licznik FF_B przyjmuje stan 0 po impulsie zegarowym. Zakładamy, że start zaczyna się od stanu gdy oba liczniki są w stanie 0.

zliczenie	J_A	K_A	Q_A	$\overline{Q_A}$	J_B	K_B	Q_B	$\overline{Q_B}$	J_B
0			0	1			0	1	
	1	1	0	1	0	1	0	1	
1			1	0			0	1	FF_A ZMIENIA STAN FF_B NIE ZMIENIA STANU
	1	1	1	0	1	1	0	1	
2			0	1			1	0	OBA FF ZMIENIAJĄ STAN J_A= K_A=1 i J_B= K_B=1
	0	1	0	1	0	1	1	0	
		0	1				0	1	FF_A NIE ZMIENIA STANU FF_B PRZYJMUJE WARTOŚĆ 0

Bardzo popularnym licznikiem mod-N jest licznik dzielący przez 10 czyli licznik dziesiętny. Aby licznik mógł osiągać dziesięć różnych, binarnych stanów musi zawierać cztery przerzutniki. Zamierzony rezultat można osiągnąć na wiele sposobów w których poszczególnym przerzutnikom nadaje się różne wagi, np. 8421, 2'421, 4221. Jednakże wymagania standaryzacji i możliwie maksymalne uproszczenie systemów komputerowych a zwłaszcza interfejsów między komputerem a drukarkami, wyświetlaczami graficznymi i innymi peryferjami sprawiło, że najczęściej spotykanym kodem jest tak zwany kod BCD (binary coded decimal) o wagach 8421. Aby uniknąć niejasności kod 8421 jest czasem nazywany NBCD to znaczy normalny wzrost czterobitowej cyfry aż do 9 (binarnie 1001) a następnie powrót do stanu 0 (binarnie 0000).

Rysunek 9-2 przedstawia schemat licznika dziesiętnego w kodzie NBCD. Wykorzystano w nim właściwości przerzutników J-K, R-S, i typu T. FF1 jest przerzutnikiem typu T, FF2 to przerzutnik J-K powstały przez połączenie S_1 z wyjściem zaniegowanym FF4. FF3 to kolejny przerzutnik typu T, a FF4 jest przerzutnikiem R-S ze stanami wejściowymi determinowanymi przez FF2 i FF3.



Rys. 9.2.

Załóżmy że licznik jest w stanie 0000.

1. W takim razie wyjście zaniegowane FF4 jest w stanie 1, zatem S_1 FF2 jest również w stanie 1 i jako, że S_2 i C_1 C_2 są również jedynkami to licznik zachowuje się tak jak typu T aż do stanu 111.

- W tym stanie liczniki 1, 2 i 3 zachowują się jak T flip-flop. Ósmy impuls zegarowy zmienia ich stany z wysokiego na niski. Ponieważ wyjście taktujące licznika FF4 jest połączone z wyjściem licznika FF1 i w tym momencie stany wejść S_1 S_2 są jedynkami a stany C_1 C_2 są zerami wobec tego licznik zachowuje się jak bramkowany licznik R-S i na jego wyjściu ustala się stan 1.
- Stan licznika wynosi teraz 8 (binarnie 1000). Dziewiąty impuls zmienia stan licznika FF1 na przeciwny czyli na 1 i mamy teraz stan 1001 czyli 9.
- Obecnie Q zanegowane FF4 jest w stanie 0. Q zanegowane FF4 jest podłączone z S_1 FF2, wejścia C_1 i C_2 tego przerzutnika są również w stanie 0 co nie pozwala na zmianę stanu tego przerzutnika a więc również na pojawienie się impulsu bramkującego na FF3. Jako, że $S_1 = 0$, $S_2 = 0$, i $C_1 = 1$, $C_2 = 1$ FF4 zmienia stan na 0. FF1 również zmienia stan na 0 i licznik powraca do stanu początkowego.

W licznikach mod-N mogą pojawiać się niestety stany niepożądane. Stany te mogą być wywołane przez szum układu, lub też ustalać się w momencie włączenia układu. Rozważmy teraz co dzieje się z licznikiem po pojawieniu się takiego stanu.

W pierwszym przypadku licznik może natychmiast wrócić do właściwej pracy, w drugim, właściwa sekwencja odnowiona zostaje dopiero po wykonaniu całego cyklu. W procesie projektowania należy zwrócić uwagę na to aby zabezpieczyć układ przed możliwością pojawienia się takich stanów.

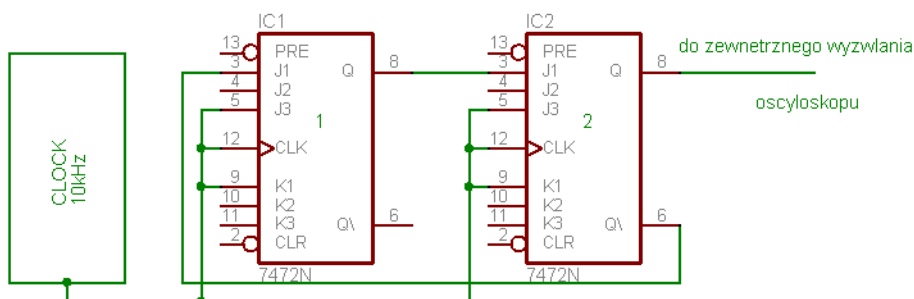
Ważne!

Wszystkie liczniki w tym ćwiczeniu należy zbadać przy użyciu oscyloskopu.

Podstawę czasu w oscyloskopie należy ustawić tak aby widocznych było dziesięć impulsów pochodzących z generatora impulsów prostokątnych. Oscyloskop przełącz w tryb automatycznego wyzwalania zewnętrznego z boczem opadającym. Nie zmieniaj ustawień podstawy czasu w oscyloskopie ani częstotliwości generatora podczas całego eksperymentu. Na wstępie aby sprawdzić czy licznik w ogóle działa włącz wewnętrzną podstawę czasu. Dopiero po upewnieniu się, że licznik działa poprawnie, przełącz oscyloskop na wyzwalanie zewnętrzne sygnałem z wyjścia ostatniego (najbardziej znaczącego) przerzutnika.

Wykonanie ćwiczenia.

1. Licznik mod-3.



Rys. 9.4.

Ustal częstotliwość generatora i szybkość podstawy czasu w oscyloskopie tak aby jeden okres zajmował dwie działki na ekranie. Sprawdź na wyjściu przerzutnika FF2 czy

licznik dzieli przez trzy. Użyj wyzwalania wewnętrznego. Następnie na diagramie 9-5 narysuj kształt impulsów otrzymanych w zaznaczonych miejscach.

Wyzwalanie wewnętrzne zboczem opadającym

(a) zegar

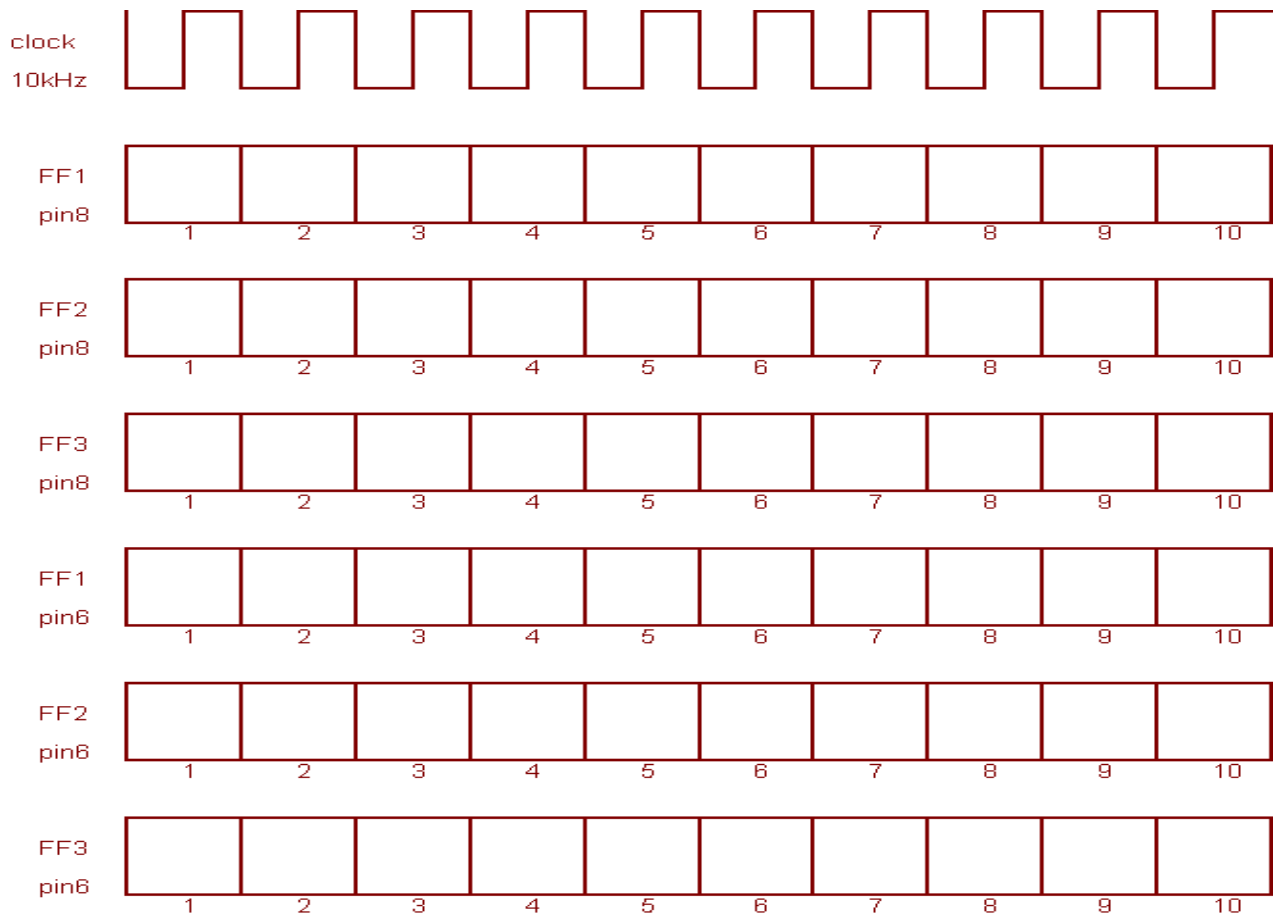
(b) wyjście FF1

Wyzwalanie zewnętrzne z wyjścia Q FF2

(c) wyjście zanegowane FF1

(d) Wyjście FF2

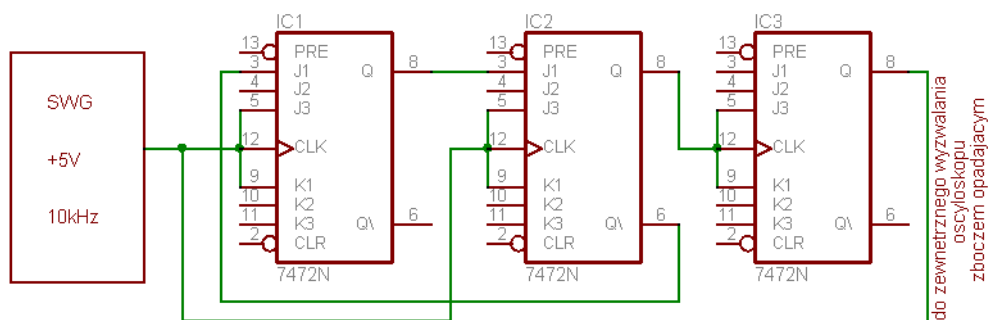
(e) wyjście zanegowane FF2



Rys. 9.5.

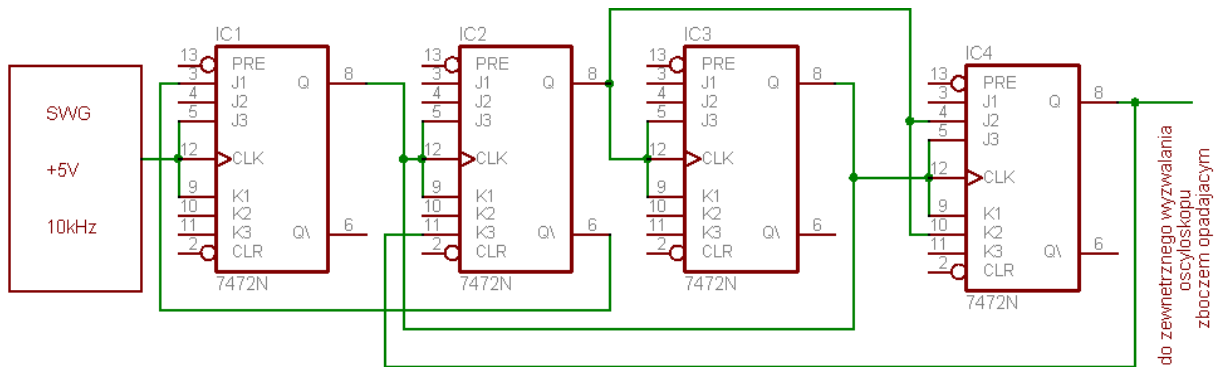
2. Licznik mod-6.

Rysunek 9-6 przedstawia schemat licznika modulo 6. Zawiera on licznik mod-3 wyposażony dodatkowo w licznik typu T podłączony do wyjścia Q FF2. Sprawdź czy licznik dzieli przez trzy. Na diagramie 9-5 wrysuj odpowiednie przebiegi.



Rys. 9.6

3. Licznik dziesiętny 2[”]421 (lub 1242).



Rys. 9.7.

Sprawdź czy licznik dzieli przez 10. Do diagramu 9-8 wrysuj otrzymane w zaznaczonych miejscach przebiegi.

- wyście FF1
- wyście FF2
- wyście FF3
- wyście FF4

Uwaga!

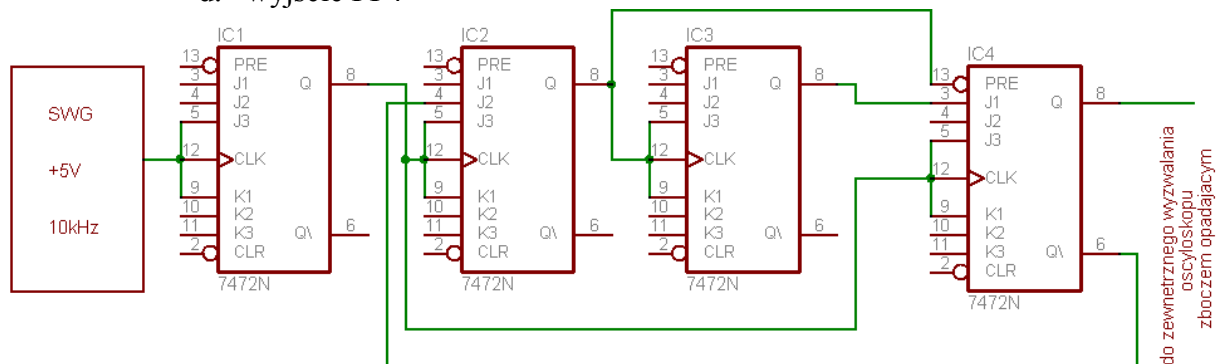
Zaraz po włączeniu licznik może znaleźć się w przypadkowym niedozwolonym stanie lub nie liczy impulsów.

Jeżeli po poprawieniu ewentualnych pomyłek montażowych licznik w dalszym ciągu nie działa należy przełączyć generator na generację pojedynczych impulsów. Następnie podłącz do masy wyprowadzenia 2 poszczególnych przerzutników w celu ich wyzerowania. Przełącz generator na pracę ciągłą i sprawdź czy częstotliwość na wyjściu FF4 jest dziesięciokrotnie mniejsza niż na wejściu układu.

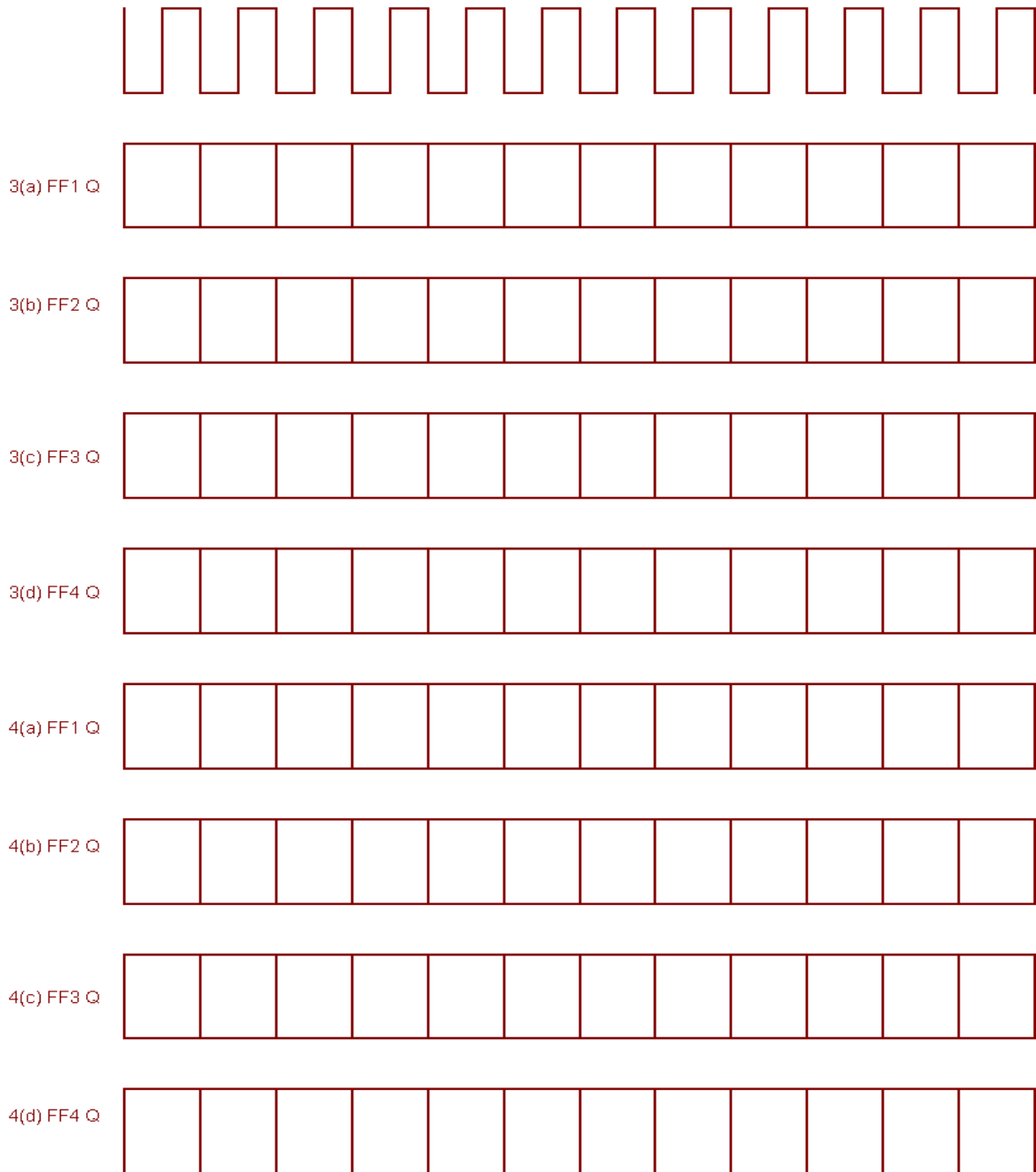
4. Licznik dziesiętny NBCD 8421.

Sprawdź czy częstotliwość na wyjściu FF4 jest dziesięciokrotnie mniejsza niż na wejściu układu z rysunku 9-9. Do diagramu z Rys. 9-8. wrysuj otrzymane w zaznaczonych miejscach przebiegi.

- wyście FF1
- wyście FF2
- wyście FF3
- wyście FF4



Rys. 9.9.



Rys. 9.8.

5. Stany niedozwolone w licznikach NBCD.

- Przełącz generator na generację pojedynczych impulsów 50 μ s.
- Wyzeruj licznik używając wejść kasujących CLR.
- Ustaw stan 1010 używając wejść ustawiających i kasujących. Zanotuj stan przerzutnika FF4, który odpowiada najmniej znaczącemu bitowi w bajcie.
- Używając oscyloskopu (zastosuj wyzwalanie zewnętrzne), pomierz stany wyjściowe poszczególnych przerzutników.
- Wyzwalając pojedyncze impulsy z generatora, badaj stany przerzutników i uzupełnij tabelę 9-1E.

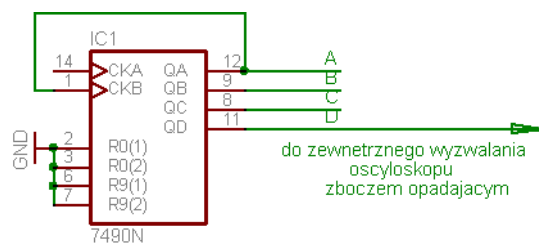
<i>impuls</i>	Stany licznika			
	1	0	1	0
0				
1				
2				
3				
4				
5				
6				
7				
8				
9				
10				
11				
12				
13				
14				
15				

TABELA 9-1.

6. Scalony licznik dziesiętny.

Scalony licznik 7490 wykonany w technologii TTL składa się z dwóch części, z sekcji dzielącej przez dwa: pin 14 (wejście) i pin 12 (wyjście), oraz sekcji MOD 5 z wejściem na pin 1 i wyjściem wyprowadzonym na pinie 11. Dla użytkownika dostępne są również pozostałe wyjścia. W dodatku przedstawiono strukturę wewnętrzną tego licznika.

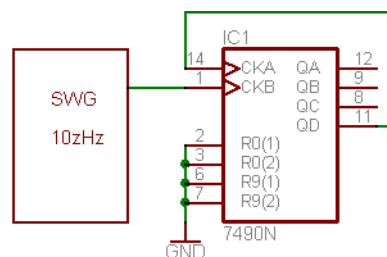
Na diagramie 9-11 wrysuj odpowiednie przebiegi pojawiające się na wymienionych wyprowadzeniach.



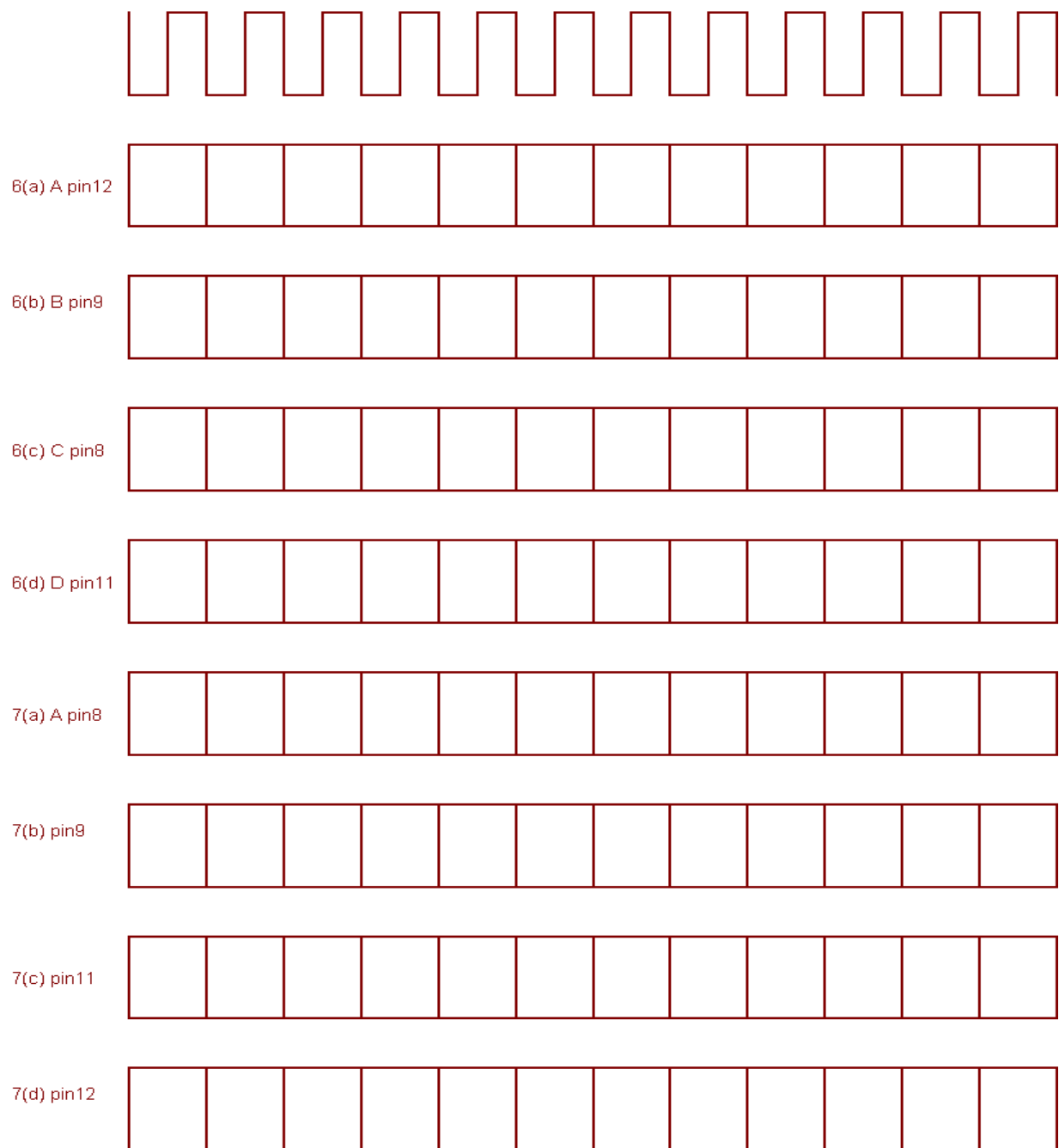
Rys. 9.10.

- Wyjście Q₁, A pin12.
- Wyjście Q₂, A pin9.
- Wyjście Q₃, A pin8.
- Wyjście Q₄, A pin11.
-

7. Licznik dzielący przez dziesięć.



Rys. 9.12



Rys. 9.11.

Opracowanie wyników.

Odpowiedz na pytania.

1. Jeżeli do licznika z pierwszej części podłączymy sygnał o częstotliwości 10kHz to jak będzie częstotliwość sygnału na jego wyjściu.
2. Jeżeli do licznika z drugiej części podłączymy sygnał o częstotliwości 10kHz to jak będzie częstotliwość sygnału na jego wyjściu.
3. W liczniku BCD z części czwartej dziesiątej wartości 9 odpowiada binarna wartość 1001. Po dziesiątym impulsie stan zmieniają tylko przerzutniki FF1 i FF4 (na stan 0000). Wyjaśnij jak to się dzieje? Wskazówka: Wypisz stany wejść J_1 , J_2 , i J_3 i K_1 , K_2 i K_3 po dziesiątym impulsie. W oparciu o tabelę prawdy dla przerzutnika 7472 wyjaśnij dlaczego po dziesiątym impulsie stan licznika wynosi 0000. (na nie podłączonych wejściach ustala się stan jedynki logicznej).
4. W oparciu o tabelę 9-1E, wyjaśnij, czy licznik po wprowadzeniu go w stan niedozwolony dalej działa niepoprawnie, czy jest to tylko chwilowy stan i licznik powraca do wykonywania poprawnych sekwencji.
5. Mamy do dyspozycji przebieg o częstotliwości 60 Hz.
 - a. Czy przy pomocy pojedynczego przerzutnika możemy uzyskać na wyjściu sygnał o częstotliwości 0,01 Hz?
 - b. Ilu przerzutników musimy użyć?
 - c. Jaki jest okres tego sygnału?
 - d. Czy dla osiągnięcia celu wystarczy użyć scalonych liczników 7490, czy potrzebne będą również inne np. przerzutnik J-K 7472? Zaproponuj schemat takiego licznika.
6. W oparciu o schemat połączeń wewnętrznych oraz o przebiegi czasowe wyjaśnij w jakim kodzie pracuje licznik 7490 (2'421, 1242' czy BCD)?